Correcciones:

ETAPA 3:

, está un 5,25% más bajo que el límite .

DC:

, de la simulación: ; VCEQ no se puede posicionar a mitad de VCC debido a que la corriente debe ser mayor a 0,7A para evitar deformación.

AC:

; aceptable.

Capacitores:

ETAPA 2:

, está un 0,001% más bajo que el límite .

DC:

, de la simulación:

AC:

Condiciones:

, , cumple condición.

, cumple

Capacitores:

ETAPA 3:

Por simulación corregido a

DC:

AC:

Condiciones:

, , cumple condición.

, cumple

; no cumple

Correción:

; ;

Capacitores:

SIMULACION COMPLETO:

Con la corrección a RD en la 1° ETAPA (de 900 a 1k1) se logró:

!!

Si se corrige RC en la 1° ETAPA (de 1k a 1k2) se logra:

SIMULACION FINAL: